



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0119273
(43) 공개일자 2018년11월02일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01) H01L 27/15 (2006.01)
(52) CPC특허분류
G09G 3/32 (2013.01)
H01L 27/156 (2013.01)
(21) 출원번호 10-2017-0052792
(22) 출원일자 2017년04월25일
심사청구일자 없음

(71) 출원인
주식회사 루멘스
경기도 용인시 기흥구 원고매로 12 (고매동)
(72) 발명자
김대원
경기도 용인시 수지구 광교마을로 134, 103동 50
3호 (상현동, 광교지웰홈스)
윤성복
경기도 용인시 기흥구 원고매로 12 (고매동, 주식
회사 루멘스)
(뒷면에 계속)
(74) 대리인
특허법인충정

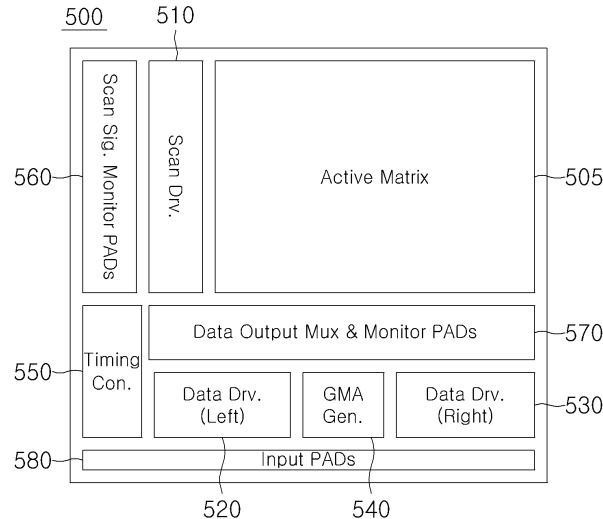
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 마이크로 LED 디스플레이 장치 및 그 제조방법

(57) 요약

본 발명은 다양한 크기의 디스플레이를 구현할 수 있는 퍼즐형 마이크로 LED 디스플레이 장치에 관한 것으로, 복수의 마이크로 LED 픽셀들이 행과 열로 배열되어 있는 마이크로 LED 패널; 상기 복수의 마이크로 LED 픽셀들에 대응하는 복수의 CMOS 셀들을 구비하는 AM(Active Matrix) 회로부와, 상기 AM 회로부의 외곽에 배치되는 제어 회로부를 포함하는 마이크로 LED 구동기판(backplane)을 포함하며, 상기 제어 회로부는, 상기 마이크로 LED 패널의 4면 중 2면에 인접하여 배치되는 것을 특징으로 한다.

대표도 - 도8



(72) 발명자

김용필

경기도 용인시 기흥구 원고매로 12 (고매동, 주식
회사 루멘스)

문명지

경기도 용인시 기흥구 원고매로 12 (고매동, 주식
회사 루멘스)

장한빛

경기도 용인시 기흥구 원고매로 12 (고매동, 주식
회사 루멘스)

박재순

경기도 용인시 기흥구 원고매로 12 (고매동, 주식
회사 루멘스)

명세서

청구범위

청구항 1

마이크로 LED 디스플레이 장치로서,

복수의 마이크로 LED 픽셀들이 행과 열로 배열되어 있는 마이크로 LED 패널;

상기 복수의 마이크로 LED 픽셀들에 대응하는 복수의 CMOS 셀들을 구비하는 AM(Active Matrix) 회로부와, 상기 AM 회로부의 외곽에 배치되는 제어 회로부를 포함하는 마이크로 LED 구동기판(backplane)을 포함하되,

상기 제어 회로부는, 상기 마이크로 LED 패널의 4면 중 2면에 인접하여 배치되는 것을 특징으로 하는 마이크로 LED 디스플레이 장치.

청구항 2

제1항에 있어서,

상기 복수의 마이크로 LED 픽셀들과 상기 복수의 CMOS 셀들을 전기적으로 연결시키는 범프들을 더 포함하는 마이크로 LED 디스플레이 장치.

청구항 3

제1항에 있어서,

상기 마이크로 LED 패널은 상기 마이크로 LED 구동기판 상에 플립칩 본딩(flip chip bonding)으로 결합되는 것을 특징으로 하는 마이크로 LED 디스플레이 장치.

청구항 4

제1항에 있어서,

상기 복수의 마이크로 LED 픽셀들은, 기판 상에 제1 도전형 반도체층, 활성층, 및 제2 도전형 반도체층을 순차적으로 성장시킨 후 식각되어 형성되며, 상기 복수의 마이크로 LED 픽셀들의 수직구조는, 차례대로, 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하고, 상기 복수의 마이크로 LED 픽셀들이 형성되지 않은 부분은, 활성층 및 제2 도전형 반도체층이 제거되어 제1 도전형 반도체층이 노출되는 것을 특징으로 하는 마이크로 LED 디스플레이 장치.

청구항 5

제4항에 있어서,

상기 복수의 마이크로 LED 픽셀들이 형성되지 않은 부분의 제1 도전형 반도체층 상에는 상기 복수의 마이크로 LED 픽셀들과 이격되게 제1 도전형 메탈층이 형성되는 것을 특징으로 하는 마이크로 LED 디스플레이 장치.

청구항 6

제5항에 있어서,

상기 제1 도전형 메탈층은 상기 제1 도전형 반도체층 상에서 상기 마이크로 LED 패널의 외곽을 따라 형성되는 것을 특징으로 하는 마이크로 LED 디스플레이 장치.

청구항 7

제5항에 있어서,

상기 제1 도전형 메탈층은 상기 복수의 마이크로 LED 픽셀들의 공통 전극으로서 기능하는 것을 특징으로 하는 마이크로 LED 디스플레이 장치.

청구항 8

제5항에 있어서,

상기 마이크로 LED 구동기관은, 상기 제1 도전형 메탈층에 대응되게 형성된 공통 셀을 포함하고, 상기 제1 도전형 메탈층과 상기 공통 셀은 범프에 의해 전기적으로 연결되는 것을 특징으로 하는 마이크로 LED 디스플레이 장치.

청구항 9

제8항에 있어서,

상기 제1 도전형 메탈층은 공통 전극으로 상기 마이크로 LED 패널의 4면에 위치하며, 상기 제어 회로부의 배치에 따라 상기 마이크로 LED 패널의 2면에 위치하는 제1 도전형 메탈층을 사용하는 것을 특징으로 하는 마이크로 LED 디스플레이 장치.

청구항 10

제4항에 있어서,

상기 제1 도전형은 n형이고, 상기 제2 도전형은 p형인 것을 특징으로 하는, 마이크로 LED 디스플레이 장치.

청구항 11

제2항에 있어서,

상기 범프들은 상기 복수의 CMOS 셀들 각각에 형성되어, 가열에 의해 녹음으로써, 상기 복수의 CMOS 셀들 각각과 상기 복수의 CMOS 셀들 각각에 대응되는 마이크로 LED 픽셀이 전기적으로 연결되는 것을 특징으로 하는 마이크로 LED 디스플레이 장치.

청구항 12

제1항에 있어서,

상기 제어 회로부는, 스캔 구동부, 제1 데이터 구동부, 제2 데이터 구동부, 감마 전압 생성부, 타이밍 제어부, 스캔 신호 감지 패드부, 데이터 출력 감지 패드부 및 인터페이스 패드부 중 적어도 하나를 포함하는 것을 특징으로 하는 마이크로 LED 디스플레이 장치.

발명의 설명

기술 분야

[0001] 본 발명은 마이크로 LED 디스플레이 장치 및 그 제조방법에 관한 것으로, 보다 구체적으로는, 다양한 크기의 디스플레이를 구현할 수 있는 마이크로 LED 디스플레이 장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 발광 소자(LIGHT EMITTING DEVICE, LED)는 전기 에너지를 빛 에너지로 변환하는 반도체 소자의 일종이다. 발광 소자는 형광등, 백열등 등 기존의 광원에 비해 저 소비 전력, 반영구적인 수명, 빠른 응답속도, 안전성, 환경친화성의 장점을 가진다.

[0003] 이에 기존의 광원을 발광 소자로 대체하기 위한 많은 연구가 진행되고 있으며, 실내 외에서 사용되는 각종 램프, 액정표시장치, 전광판, 가로등 등의 조명 장치의 광원으로서 발광 소자를 사용하는 경우가 증가하고 있다.

[0004] 최근, LED 산업은 기존의 전통조명의 범위를 넘어 다양한 산업에 적용되기 위한 새로운 시도가 이루어지고 있는데, 특히 저전력 구동 플렉서블 디스플레이, 인체 모니터링을 위한 부착형 정보표시소자, 생체반응 및 DNA 센싱, 광유전학 유효검증을 위한 바이오 융합 분야, 전도성 섬유와 LED 광원이 결합한 Photonics Textile 분야 등에서 연구가 활발히 진행되고 있다.

[0005] 일반적으로 LED 칩을 수 내지 수십 마이크로 수준으로 작게 제작하게 되면 무기물 재료의 특성상 휘어질 때 깨

지는 단점을 극복할 수 있으며, 유연한 기판에 LED 칩을 전사함으로써 유연성(flexibility)을 부여하여 앞서 언급된 플렉서블 디스플레이뿐만 아니라 웨어러블 기기 및 인체 삽입용 의료기기까지 다양한 응용 분야에 광범위하게 적용될 수 있다. 다만, 위에 언급된 응용 분야에서 LED 광원이 적용되기 위해서는 얇고 유연한 마이크로 수준의 광원 개발이 필수이고, LED에 유연성을 부여하기 위해서는 분리된 박막 GaN 층을 개별 또는 원하는 배열로 유연한 기판에 전사하는 공정이 요구된다.

[0006] 한편, 종래의 마이크로 LED 기술은 반도체 공정을 통해 LED 픽셀 단위를 수 마이크로 크기로 제작하는데 성공한 반면, 웨이퍼(wafer) 크기의 한계로 인해 마이크로 LED 모듈의 크기가 제한되는 문제점이 있다. 또한, 약 1.2 인치 이상의 디스플레이를 요구하는 제품의 경우 별도의 광학 모듈을 필요로 하고, 이는 디스플레이 모듈의 크기를 증가시킬 뿐만 아니라 광 효율을 저하시키는 문제점을 야기한다. 따라서, 다양한 크기의 디스플레이를 구현할 수 있는 마이크로 LED 모듈을 개발할 필요가 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 전술한 문제 및 다른 문제를 해결하는 것을 목적으로 한다. 또 다른 목적은 CMOS 백플레인(backplane)의 구조를 변경하여 다양한 크기의 디스플레이를 구현할 수 있는 마이크로 LED 디스플레이 장치 및 그 제조방법을 제공함에 있다.

[0008] 또 다른 목적은 마이크로 LED 패널의 공통 전극 구조를 변경하여 다양한 크기의 디스플레이를 구현할 수 있는 마이크로 LED 디스플레이 장치 및 그 제조방법을 제공함에 있다.

과제의 해결 수단

[0009] 상기 또는 다른 목적을 달성하기 위해 본 발명의 일 측면에 따르면, 복수의 마이크로 LED 픽셀들이 행과 열로 배열되어 있는 마이크로 LED 패널; 상기 복수의 마이크로 LED 픽셀들에 대응하는 복수의 CMOS 셀들을 구비하는 AM(Active Matrix) 회로부와, 상기 AM 회로부의 외곽에 배치되는 제어 회로부를 포함하는 마이크로 LED 구동기판(backplane)을 포함하되, 상기 제어 회로부는 상기 마이크로 LED 패널의 4면 중 2면에 인접하여 배치되는 것을 특징으로 하는 마이크로 LED 디스플레이 장치를 제공한다.

발명의 효과

[0010] 본 발명의 실시 예들에 따른 마이크로 LED 디스플레이 장치 및 그 제조방법의 효과에 대해 설명하면 다음과 같다.

[0011] 본 발명의 실시 예들 중 적어도 하나에 의하면, 마이크로 LED 디스플레이 장치에 사용되는 CMOS 백플레인의 구조를 변경하여 다양한 크기의 디스플레이를 구현할 수 있다는 장점이 있다.

[0012] 또한, 본 발명의 실시 예들 중 적어도 하나에 의하면, 마이크로 LED 디스플레이 장치에 사용되는 마이크로 LED 패널의 공통 전극 구조를 변경하여 다양한 크기의 디스플레이를 구현할 수 있다는 장점이 있다.

[0013] 또한, 본 발명의 실시 예들 중 적어도 하나에 의하면, 제1 타입의 마이크로 LED 디스플레이 장치와 제2 타입의 마이크로 LED 디스플레이 장치의 방향 전환 및 조합을 통해 다양한 크기의 디스플레이를 구현할 수 있다는 장점이 있다.

[0014] 다만, 본 발명의 실시 예들에 따른 마이크로 LED 디스플레이 장치 및 그 제조방법이 달성할 수 있는 효과는 이 상에서 언급한 것들로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

[0015] 도 1은 본 발명의 일 실시 예에 따른 마이크로 LED 패널의 단면도;

도 2는 본 발명의 일 실시 예에 따른 마이크로 LED 패널의 평면도;

도 3a 내지 도 3e는 본 발명의 일 실시 예에 따른 마이크로 LED 패널의 제조방법을 설명하는 도면;

도 4는 본 발명의 다른 실시 예에 따른 마이크로 LED 패널의 단면도;

도 5는 본 발명의 다른 실시 예에 따른 마이크로 LED 패널의 평면도;
 도 6a 내지 도 6e는 본 발명의 다른 실시 예에 따른 마이크로 LED 패널의 제조방법을 설명하는 도면;
 도 7은 마이크로 LED 디스플레이 장치에 사용되는 일반적인 CMOS 백플레인의 구조를 설명하는 도면;
 도 8은 본 발명의 일 실시 예에 따른 CMOS 백플레인의 구조를 설명하는 도면;
 도 9는 본 발명의 다른 실시 예에 따른 CMOS 백플레인의 구조를 설명하는 도면;
 도 10은 본 발명의 일 실시 예에 따른 마이크로 LED 디스플레이 장치를 설명하는 도면;
 도 11은 본 발명의 다른 실시 예에 따른 마이크로 LED 디스플레이 장치를 설명하는 도면;
 도 12는 디스플레이 크기를 수평 방향으로 두 배 확장한 마이크로 LED 디스플레이 장치를 설명하는 도면;
 도 13은 디스플레이 크기를 수직 방향으로 두 배 확장한 마이크로 LED 디스플레이 장치를 설명하는 도면;
 도 14는 디스플레이 크기를 네 배로 확장한 마이크로 LED 디스플레이 장치를 설명하는 도면.

발명을 실시하기 위한 구체적인 내용

- [0016] 이하, 첨부된 도면을 참조하여 본 명세서에 개시된 실시 예를 상세히 설명하되, 도면 부호에 관계없이 동일하거나 유사한 구성요소는 동일한 참조 번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 이하의 설명에서 사용되는 구성요소에 대한 접미사 "모듈" 및 "부"는 명세서 작성의 용이함만이 고려되어 부여되거나 혼용되는 것으로서, 그 자체로 서로 구별되는 의미 또는 역할을 갖는 것은 아니다. 즉, 본 발명에서 사용되는 '부'라는 용어는 소프트웨어, FPGA 또는 ASIC과 같은 하드웨어 구성요소를 의미하며, '부'는 어떤 역할들을 수행한다. 그렇지만 '부'는 소프트웨어 또는 하드웨어에 한정되는 의미는 아니다. '부'는 어드레싱할 수 있는 저장 매체에 있도록 구성될 수도 있고 하나 또는 그 이상의 프로세서들을 재생시키도록 구성될 수도 있다. 따라서, 일 예로서 '부'는 소프트웨어 구성요소들, 객체지향 소프트웨어 구성요소들, 클래스 구성요소들 및 태스크 구성요소들과 같은 구성요소들과, 프로세스들, 함수들, 속성들, 프로시저들, 서브루틴들, 프로그램 코드의 세그먼트들, 드라이버들, 펌웨어, 마이크로 코드, 회로, 데이터, 데이터베이스, 데이터 구조들, 테이블들, 어레이들 및 변수들을 포함한다. 구성요소들과 '부'들 안에서 제공되는 기능은 더 작은 수의 구성요소들 및 '부'들로 결합되거나 추가적인 구성요소들과 '부'들로 더 분리될 수 있다.
- [0017] 또한, 본 발명에 따른 실시 예의 설명에 있어서, 각 층(막), 영역, 패턴 또는 구조물들이 기판, 각 층(막), 영역, 패드 또는 패턴들의 "상/위(on)"에 또는 "하/아래(under)"에 형성되는 것으로 기재되는 경우에 있어, "상/위(on)"와 "하/아래(under)"는 "직접(directly)" 또는 "다른 층을 개재하여 (indirectly)" 형성되는 것을 모두 포함한다. 또한 각 층의 상/위 또는 하/아래에 대한 기준은 도면을 기준으로 설명한다. 도면에서 각층의 두께나 크기는 설명의 편의 및 명확성을 위하여 과장되거나 생략되거나 또는 개략적으로 도시되었다. 또한 각 구성요소의 크기는 실제크기를 전적으로 반영하는 것은 아니다.
- [0018] 또한, 본 명세서에 개시된 실시 예를 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 명세서에 개시된 실시 예의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 첨부된 도면은 본 명세서에 개시된 실시 예를 쉽게 이해할 수 있도록 하기 위한 것일 뿐, 첨부된 도면에 의해 본 명세서에 개시된 기술적 사상이 제한되지 않으며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0019] 본 발명은, CMOS 백플레인(backplane)의 구조를 변경하여 다양한 크기의 디스플레이를 구현할 수 있는 마이크로 LED 디스플레이 장치 및 그 제조방법을 제안한다. 이하, 본 실시 예에서, 마이크로 LED 디스플레이 장치는, 복수의 마이크로 LED 픽셀들을 포함하는 마이크로 LED 패널과 상기 복수의 마이크로 LED 픽셀들을 독립적으로 구동하기 위한 복수의 CMOS 셀들을 포함하는 CMOS 백플레인이 범프(bump)를 통해 플립칩 본딩함으로써 형성될 수 있다.
- [0020] 이하에서는, 본 발명의 다양한 실시 예들에 대하여, 도면을 참조하여 상세히 설명한다.
- [0021] 도 1은 본 발명의 일 실시 예에 따른 마이크로 LED 패널의 단면도이고, 도 2는 본 발명의 일 실시 예에 따른 마이크로 LED 패널의 평면도다.
- [0022] 도 1 및 도 2를 참조하면, 본 발명에 따른 마이크로 LED 패널(또는 마이크로 LED 어레이, 100)은, 웨이퍼 상에

적층된 복수의 발광 소자들(즉, 복수의 마이크로 LED 픽셀들)이 매트릭스 형태로 배열된 어레이(array) 구조를 갖는 LED 패널로서, 영상 표시 기기의 영상 신호에 대응하는 광(light)을 출력하는 기능을 수행할 수 있다. 이때, 상기 복수의 마이크로 LED 픽셀들은 웨이퍼 상에 행과 열로 배열되며, 각각의 픽셀은 수 마이크로 미터(μm)의 크기를 갖는다.

- [0023] 이러한 마이크로 LED 패널(100)은 성장 기관(110), 상기 성장 기관(110) 상에 제1 도전형 반도체층(120), 상기 제1 도전형 반도체층(120) 상에 활성층(130), 상기 활성층(130) 상에 제2 도전형 반도체층(140), 제1 도전형 메탈층(160), 제2 도전형 메탈층(150), 패시베이션 층(170) 등을 포함할 수 있다.
- [0024] 성장 기관(110)은 투광성을 갖는 재질, 예를 들어, 사파이어(Al_2O_3), 단 결정 기관, SiC, GaAs, GaN, ZnO, AlN, Si, GaP, InP, Ge 중 적어도 하나로 형성될 수 있으며, 이에 대해 한정하지는 않는다.
- [0025] 제1 도전형 반도체층(120)은 n형 도펀트가 도핑된 족-족 원소의 화합물 반도체를 포함할 수 있다. 이러한 제1 도전형 반도체층(120)은 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료, 예를 들어 InAlGa_N, GaN, AlGa_N, AlIn_N, InGa_N, AlN, InN 등에서 선택될 수 있으며, Si, Ge, Sn 등의 n형 도펀트가 도핑될 수 있다.
- [0026] 활성층(130)은 제1 도전형 반도체층(120)을 통해서 주입되는 전자(또는 정공)와 제2 도전형 반도체층(140)을 통해서 주입되는 정공(또는 전자)이 서로 만나서, 활성층(130)의 형성 물질에 따른 에너지 밴드(Energy Band)의 밴드갭(Band Gap) 차이에 의해서 빛을 방출하는 층이다. 상기 활성층(130)은 단일 양자 우물 구조, 다중 양자 우물 구조(MQW: Multi Quantum Well), 양자점 구조 또는 양자선 구조 중 어느 하나로 형성될 수 있으나, 이에 한정되는 것은 아니다. 상기 활성층(130)은 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료로 형성될 수 있다. 활성층(130)이 다중 양자 우물 구조로 형성된 경우, 상기 활성층(130)은 복수의 우물층과 복수의 장벽층이 교대로 적층되어 형성될 수 있다.
- [0027] 제2 도전형 반도체층(140)은 p형 도펀트가 도핑된 족-족 원소의 화합물 반도체를 포함할 수 있다. 이러한 제2 도전형 반도체층(140)은 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료, 예를 들어 InAlGa_N, GaN, AlGa_N, InGa_N, AlIn_N, AlN, InN 등에서 선택될 수 있으며, Mg, Zn, Ca, Sr, Ba 등의 p형 도펀트가 도핑될 수 있다.
- [0028] 제2 도전형 반도체층(140) 상에는 제2 도전형 메탈층(즉, p 전극, 150)이 형성될 수 있고, 상기 제1 도전형 반도체층(120) 상에는 제1 도전형 메탈층(즉, n 전극, 160)이 형성될 수 있다.
- [0029] 가령, 도 2에 도시된 바와 같이, 제2 도전형 메탈층(150)은 각각의 마이크로 LED 픽셀에 대응하는 제2 도전형 반도체층(140) 상에 배치되며, CMOS 백플레인에 구비된 각각의 CMOS 셀과 범프(bump)를 통해 전기적으로 연결될 수 있다.
- [0030] 제1 도전형 메탈층(160)은 제1 도전형 반도체층(120)의 메사 식각된 영역 상에 배치되며, 상기 복수의 마이크로 LED 픽셀들과 일정 거리만큼 이격되도록 형성될 수 있다. 제1 도전형 메탈층(160)은 제1 도전형 반도체층(120) 상에서 마이크로 LED 패널(100)의 외곽을 따라 소정의 폭을 갖도록 형성될 수 있다. 제1 도전형 메탈층(160)의 높이는 상기 복수의 마이크로 LED 픽셀들의 높이와 대체로 동일하게 형성될 수 있다. 제1 도전형 메탈층(160)은 범프에 의해 CMOS 백플레인의 공통 셀과 전기적으로 연결되어, 마이크로 LED 픽셀들의 공통 전극으로서 기능한다. 예를 들어, 제1 도전형 메탈층(160)은 공통 접지일 수 있다.
- [0031] 이러한 제1 도전형 메탈층(160) 및 제2 도전형 메탈층(150)은 마이크로 LED 패널(100)에 형성된 복수의 마이크로 LED 픽셀들로 전원을 제공한다.
- [0032] 제1 도전형 반도체층(120), 활성층(130), 제2 도전형 반도체층(140), 제1 도전형 메탈층(160) 및 제2 도전형 메탈층(150)의 적어도 일 측면에는 패시베이션층(170)이 형성될 수 있다. 상기 패시베이션층(170)은 발광 구조물(120, 130, 140)을 전기적으로 보호하기 위하여 형성될 수 있으며, 예를 들어, SiO_2 , SiO_x , SiO_xN_y , Si_3N_4 , Al_2O_3 로 형성될 수 있으나, 이에 대해 한정하지는 않는다.
- [0033] 마이크로 LED 패널(100)에 형성된 발광 소자들(즉, 마이크로 LED 픽셀들)은 화합물 반도체의 조성비에 따라 서로 다른 파장의 빛을 방사할 수 있다. 마이크로 LED 패널(100)에 포함된 발광 소자들이 적색 LED 소자인 경우, 상기 마이크로 LED 패널(100)은 적색 LED 패널일 수 있다. 마이크로 LED 패널(100)에 포함된 발광 소자들이 녹색 LED 소자인 경우, 상기 마이크로 LED 패널(100)은 녹색 LED 패널일 수 있다. 마이크로 LED 패널(100)에 포함

된 발광 소자들이 청색 LED 소자인 경우, 상기 마이크로 LED 패널(100)은 청색 LED 패널일 수 있다. 한편, 상기 마이크로 LED 패널(100)은 특정 파장을 출력하는 복수의 발광 소자들에 R/G/B 형광체 또는 R/G/B 컬러필터 등을 결합하여 풀 컬러(full color)를 구현할 수도 있다.

- [0034] 마이크로 LED 패널(100)에 형성된 복수의 마이크로 LED 픽셀들과 CMOS 백플레인 상에 형성된 복수의 CMOS 셀들이 일대일로 대응되게 연결되도록 범프들을 이용하여 플립 칩 본딩(flip chip bonding)함으로써 마이크로 LED 디스플레이 장치를 구성할 수 있다. 이때, 마이크로 LED 패널(100)에 형성된 제1 도전형 메탈층(160) 및 제2 도전형 메탈층(150)은 상기 범프들을 통해 CMOS 백플레인과 전기적으로 연결될 수 있다.
- [0035] 도 3a 내지 도 3e는 본 발명의 일 실시 예에 따른 마이크로 LED 패널의 제조방법을 설명하는 도면이다.
- [0036] 도 3a를 참조하면, 성장 기관(110) 상에 제1 도전형 반도체층(120), 활성층(130) 및 제2 도전형 반도체층(140)을 순차적으로 성장하여 발광 구조물(120, 130, 140)을 형성할 수 있다.
- [0037] 성장 기관(110)은 투광성을 갖는 재질, 예를 들어, 사파이어(Al_2O_3), 단 결정 기관, SiC, GaAs, GaN, ZnO, AlN, Si, GaP, InP, Ge 중 적어도 하나로 형성될 수 있으며, 이를 한정하지는 않는다.
- [0038] 제1 도전형 반도체층(120)은 $In_xAl_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료, 예를 들어 InAlGa, GaN, AlGa, AlIn, InGa, AlN, InN 등에서 선택될 수 있으며, Si, Ge, Sn 등의 n형 도펀트가 도핑될 수 있다. 이러한 제1 도전형 반도체층(120)은 트리메틸 갈륨(TMGa) 가스, 암모니아(NH_3) 가스, 사일렌(SiH_4) 가스를 수소 gas와 함께 챔버(chamber)에 주입하여 형성될 수 있다. 성장 기관(110)과 제1 도전형 반도체층(120) 사이에 언도프트 반도체층(미도시) 및/또는 버퍼층(미도시)을 더 포함할 수 있으며, 이에 대해 한정하지는 않는다.
- [0039] 활성층(130)은 $In_xAl_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료로 형성될 수 있다. 이러한 활성층(130)은 트리메틸 갈륨(TMGa) 가스, 트리메틸 인듐(TMIn) 가스, 암모니아(NH_3) 가스를 수소 gas와 함께 챔버에 주입하여 형성될 수 있다.
- [0040] 제2 도전형 반도체층(140)은 $In_xAl_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료, 예를 들어 InAlGa, GaN, AlGa, InGa, AlIn, AlN, InN 등에서 선택될 수 있으며, Mg, Zn, Ca, Sr, Ba 등의 p형 도펀트가 도핑될 수 있다. 이러한 제2 도전형 반도체층(140)은 트리메틸 갈륨(TMGa) 가스, 암모니아(NH_3) 가스, 비세틸 사이클로 펜타디에닐 마그네슘($EtCp_2Mg$){ $Mg(C_2H_5C_5H_4)_2$ } 가스를 수소 gas와 함께 챔버에 주입하여 형성될 수 있다.
- [0041] 도 3b를 참조하면, 발광 구조물(120, 130, 140)을 단위 픽셀 영역에 따라 아이솔레이션 에칭(isolation etching) 공정을 수행하여 복수 개의 발광 소자들을 형성할 수 있다. 예를 들어, 상기 아이솔레이션 에칭 공정은 ICP(Inductively Coupled Plasma)와 같은 건식 식각 방법에 의해 실시될 수 있다. 이러한 아이솔레이션 에칭 공정을 통해 제1 도전형 반도체층(120)의 일 상면이 노출된다. 이때, 공통 전극(즉, n 전극, 160)을 형성하기 위해, 제1 도전형 반도체층(120)의 테두리 영역이 소정의 폭을 갖도록 식각될 수 있다.
- [0042] 도 3c 및 도 3d를 참조하면, 제2 도전형 반도체층(140)의 일 상면에 제2 도전형 메탈층(150)을 형성할 수 있고, 상기 노출된 제1 도전형 반도체층(120)의 일 상면에 제1 도전형 메탈층(160)을 형성할 수 있다. 이때, 상기 제1 및 제2 도전형 메탈층(150, 160)은 증착 공정 또는 도금 공정에 의해 형성될 수 있으며, 이에 대해 한정하지는 않는다.
- [0043] 도 3e를 참조하면, 성장 기관(110), 발광 구조물(120, 130, 140), 제1 도전형 메탈층(160) 및 제2 도전형 메탈층(150) 상에 패시베이션층(170)을 형성하고, 상기 제1 및 제2 도전형 메탈층(150, 160)의 일 상면이 외부로 노출되도록 상기 패시베이션층(170)을 선택적으로 제거할 수 있다. 이후, 상술한 공정을 통해 형성된 마이크로 LED 패널(100)을 CMOS 백플레인(미도시)에 플립 칩 본딩하여 마이크로 LED 디스플레이 장치를 형성할 수 있다.
- [0045] 도 4는 본 발명의 다른 실시 예에 따른 마이크로 LED 패널의 단면도이고, 도 5는 본 발명의 다른 실시 예에 따른 마이크로 LED 패널의 평면도다.
- [0046] 도 4 및 도 5를 참조하면, 본 발명에 따른 마이크로 LED 패널(200)은, 웨이퍼 상에 적층된 복수의 발광 소자들

(즉, 복수의 마이크로 LED 픽셀들)이 매트릭스 형태로 배열된 어레이(array) 구조를 갖는 LED 패널로서, 영상 표시 기기의 영상 신호에 대응하는 광(light)을 출력하는 기능을 수행할 수 있다.

- [0047] 이러한 마이크로 LED 패널(200)은 성장 기관(210), 상기 성장 기관(210) 상에 제1 도전형 반도체층(220), 상기 제1 도전형 반도체층(220) 상에 활성층(230), 상기 활성층(230) 상에 제2 도전형 반도체층(240), 제1 도전형 메탈층(260), 제2 도전형 메탈층(250), 패시베이션 층(270) 등을 포함할 수 있다.
- [0048] 본 실시 예에서, 상기 성장 기관(210), 제1 도전형 반도체층(220), 활성층(230), 제2 도전형 반도체층(240), 제1 및 제2 도전형 메탈층(250, 260), 패시베이션 층(270)은 도 1의 성장 기관(110), 제1 도전형 반도체층(120), 활성층(130), 제2 도전형 반도체층(140), 제1 및 제2 도전형 메탈층(150, 160), 패시베이션 층(170)과 유사하므로 이에 대한 자세한 설명은 생략하고 그 차이점을 중심으로 설명하도록 한다.
- [0049] 제2 도전형 반도체층(240) 상에는 제2 도전형 메탈층(즉, p 전극, 250)이 형성될 수 있고, 상기 제1 도전형 반도체층(220) 상에는 제1 도전형 메탈층(즉, n 전극, 260)이 형성될 수 있다.
- [0050] 가령, 도 5에 도시된 바와 같이, 제2 도전형 메탈층(250)은 각각의 마이크로 LED 픽셀에 대응하는 제2 도전형 반도체층(240) 상에 배치되며, CMOS 백플레인에 구비된 각각의 CMOS 셀과 범프(bump)를 통해 전기적으로 연결될 수 있다.
- [0051] 제1 도전형 메탈층(260)은 마이크로 LED 패널(200)의 상면에서 좌측 외곽 영역 및 하부 외곽 영역을 따라 소정의 폭을 갖도록 형성되며, 마이크로 LED 픽셀들의 공통 전극으로서 기능한다. 한편, 다른 실시 예로, 상기 제1 도전형 메탈층(260)은 마이크로 LED 패널(200)의 상면에서 우측 외곽 영역 및 하부 외곽 영역을 따라 소정의 폭을 갖도록 형성되며, 마이크로 LED 픽셀들의 공통 전극으로서 기능한다. 이러한 제1 및 제2 도전형 메탈층(250, 260)은 마이크로 LED 패널(200)에 형성된 복수의 마이크로 LED 픽셀들로 전원을 제공한다.
- [0052] 제1 도전형 반도체층(220), 활성층(230), 제2 도전형 반도체층(240), 제1 도전형 메탈층(260) 및 제2 도전형 메탈층(250)의 적어도 일 측면에는 패시베이션층(270)이 형성될 수 있다. 상기 패시베이션층(270)은 발광 구조물(220, 230, 240)을 전기적으로 보호하기 위하여 형성될 수 있으며, 예를 들어, SiO_2 , SiO_x , SiO_xN_y , Si_3N_4 , Al_2O_3 로 형성될 수 있으나, 이에 대해 한정하지는 않는다.
- [0053] 마이크로 LED 패널(200)에 형성된 복수의 마이크로 LED 픽셀들과 CMOS 백플레인 상에 형성된 복수의 CMOS 셀들이 일대일로 대응되게 연결되도록 범프들을 이용하여 플립 칩 본딩(flip chip bonding)함으로써 마이크로 LED 디스플레이 장치를 구성할 수 있다. 이때, 마이크로 LED 패널(200)에 형성된 제1 도전형 메탈층(260) 및 제2 도전형 메탈층(250)은 상기 범프들을 통해 CMOS 백플레인과 전기적으로 연결될 수 있다.
- [0054] 도 6a 내지 도 6e는 본 발명의 다른 실시 예에 따른 마이크로 LED 패널의 제조방법을 설명하는 도면이다. 이하 본 실시 예에서, 상기 마이크로 LED 패널 제조방법은 도 3a 내지 도 3e의 마이크로 LED 패널 제조 방법과 유사하므로 이에 대한 자세한 설명은 생략하고 그 차이점을 중심으로 설명하도록 한다.
- [0055] 도 6a를 참조하면, 성장 기관(210) 상에 제1 도전형 반도체층(220), 활성층(230) 및 제2 도전형 반도체층(240)을 순차적으로 성장하여 발광 구조물(220, 230, 240)을 형성할 수 있다.
- [0056] 도 6b를 참조하면, 발광 구조물(220, 230, 240)을 단위 픽셀 영역에 따라 아이솔레이션 에칭(isolation etching) 공정을 수행하여 복수 개의 발광 소자들(즉, 복수개의 마이크로 LED 픽셀들)을 형성할 수 있다. 예를 들어, 상기 아이솔레이션 에칭은 ICP(Inductively Coupled Plasma)와 같은 건식 식각 방법에 의해 실시될 수 있다. 이러한 아이솔레이션 에칭 공정을 통해 제1 도전형 반도체층(220)의 일 상면이 노출된다.
- [0057] 도 6c 및 도 6d를 참조하면, 제2 도전형 반도체층(240)의 일 상면에 제2 도전형 메탈층(250)을 형성할 수 있고, 메사 식각된 제1 도전형 반도체층(220)의 일 상면에 제1 도전형 메탈층(260)을 형성할 수 있다. 도 3c 및 도 3d의 제조 공정과 달리, 제1 도전형 메탈층(260)은 제1 도전형 반도체층(220)의 한쪽 영역에만 형성될 수 있다. 이때, 상기 제1 및 제2 도전형 메탈층(250, 260)은 증착 공정 또는 도금 공정에 의해 형성될 수 있으며, 이에 대해 한정하지는 않는다.
- [0058] 도 6e를 참조하면, 성장 기관(210), 발광 구조물(220, 230, 240), 제1 도전형 메탈층(260) 및 제2 도전형 메탈층(250) 상에 패시베이션층(270)을 형성하고, 상기 제1 및 제2 도전형 메탈층(250, 260)의 일 상면이 외부로 노출되도록 상기 패시베이션층(270)을 선택적으로 제거할 수 있다. 이후, 상술한 공정을 통해 형성된 마이크로 LED 패널(200)을 CMOS 백플레인(미도시)에 플립 칩 본딩하여 마이크로 LED 디스플레이 장치를 형성할 수 있다.

- [0060] 도 7은 마이크로 LED 디스플레이 장치에 사용되는 일반적인 CMOS 백플레인의 구조를 설명하는 도면이다.
- [0061] 도 7을 참조하면, 일반적인 CMOS 백플레인(또는, 마이크로 LED 구동기판, 400)은, 마이크로 LED 패널(100)과 마주보도록 배치되며, 입력 영상 신호에 대응하여 상기 마이크로 LED 패널(100)에 구비되는 복수의 마이크로 LED 픽셀들을 구동하는 기능을 수행할 수 있다.
- [0062] CMOS 백플레인(400)은, 복수의 마이크로 LED 픽셀들을 개별 구동시키기 위한 복수의 CMOS 셀들을 구비하는 Active Matrix 회로부(405)와, 상기 Active Matrix 회로부(405)의 외곽에 배치되는 제어 회로부(410~480)를 포함할 수 있다.
- [0063] Active Matrix 회로부(405)에 구비되는 복수의 CMOS 셀들 각각은 범프를 통해 대응되는 마이크로 LED 픽셀에 전기적으로 연결된다. 따라서, 복수의 CMOS 셀들 각각은, 두 개의 트랜지스터와 하나의 커패시터를 포함하는 픽셀 구동 회로일 수 있고, 범프들을 이용하여 CMOS 백플레인(400)에 마이크로 LED 패널(100)을 플립칩 본딩하는 경우, 등가 회로상, 상기 픽셀 구동 회로의 트랜지스터의 드레인 단자와 공통 접지 단자 사이에 개개의 마이크로 LED 픽셀이 배치되는 형태로 구성될 수 있다.
- [0064] CMOS 백플레인(400)은 마이크로 LED 패널(100)의 제1 도전형 메탈층(160)과 대응되는 위치에 형성된 공통 셀(미도시)을 포함하며, 제1 도전형 메탈층(160)과 공통 셀은 범프를 통해 전기적으로 연결된다.
- [0065] 제어 회로부는, 스캔 구동부(410), 제1 데이터 구동부(420), 제2 데이터 구동부(430), 감마 전압 생성부(440), 타이밍 제어부(450), 스캔 신호 감지 패드부(460), 데이터 출력 감지 패드부(470) 및 인터페이스 패드부(480) 등을 포함할 수 있다.
- [0066] 상기 제어 회로부를 구성하는 회로들(410~480)은, Active Matrix 회로부(405)의 네 면(즉, 상/하/좌/우 면)에 인접한 영역들에 배치될 수 있다. 일 예로, 도면에 도시된 바와 같이, 스캔 구동부(410)는 Active Matrix 회로부(405)의 좌측 영역에 배치될 수 있고, 스캔 신호 감지 패드부(460)는 Active Matrix 회로부(405)의 우측 영역에 배치될 수 있다. 또한, 데이터 출력 감지 패드부(470)는 Active Matrix 회로부(405)의 상부 영역에 배치될 수 있고, 제1 및 제2 데이터 구동부(420, 430), 감마 전압 생성부(440), 타이밍 제어부(450) 및 인터페이스 패드부(480)는 Active Matrix 회로부(405)의 하부 영역에 배치될 수 있다.
- [0067] 스캔 구동부(410)는 타이밍 제어부(450)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 복수의 마이크로 LED 픽셀들에 대응하는 트랜지스터들이 동작 가능한 게이트 구동 전압의 스윙 폭으로 신호의 레벨을 시프트시키면서 스캔 신호를 순차적으로 생성할 수 있다. 스캔 구동부(410)는 스캔 라인을 통해 생성된 스캔 신호를 마이크로 LED 패널(100)에 포함된 복수의 마이크로 LED 픽셀들에 공급할 수 있다.
- [0068] 제1 및 제2 데이터 구동부(420, 430)는 타이밍 제어부(450)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍 제어부(450)로부터 공급되는 디지털 형태의 데이터신호를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환할 수 있다. 제1 및 제2 데이터 구동부(420, 430)는 병렬 데이터 체계의 데이터로 변환할 때, 디지털 형태의 데이터신호를 감마 기준 전압으로 변환하여 아날로그 형태의 데이터신호를 출력할 수 있다. 제1 및 제2 데이터 구동부(420, 430)는 데이터 라인들을 통해 상기 아날로그 형태의 데이터신호를 마이크로 LED 패널(100)에 포함된 복수의 마이크로 LED 픽셀들에 공급할 수 있다. 여기서, 제1 데이터 구동부(420)는 데이터신호를 마이크로 LED 패널(100)의 좌측 영역에 존재하는 마이크로 LED 픽셀들에게 공급할 수 있고, 제2 데이터 구동부(430)는 데이터신호를 마이크로 LED 패널(100)의 우측 영역에 존재하는 마이크로 LED 픽셀들에게 공급할 수 있다.
- [0069] 감마 전압 생성부(440)는 감마(gamma) 기준 전압을 생성하여 제1 및 제2 데이터 구동부(420, 430)로 제공할 수 있다.
- [0070] 타이밍 제어부(450)는 외부로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭 신호(CLK), 데이터 신호(DATA) 등을 공급 받을 수 있다. 타이밍 제어부(450)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭 신호(CLK) 등의 타이밍 신호들을 이용하여 제1 및 제2 데이터 구동부(420, 430)와 스캔 구동부(410)의 동작 타이밍을 제어할 수 있다.
- [0071] 타이밍 제어부(450)에서 생성되는 제어 신호들에는 스캔 구동부(410)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 제1 및 제2 데이터 구동부(420, 430)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어

신호(DDC)가 포함될 수 있다.

- [0072] 게이트 타이밍 제어신호(GDC)에는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 시프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블 신호 (Gate Output Enable, GOE) 등이 포함될 수 있다. 데이터 타이밍 제어신호(DDC)에는 소스 스타트 펄스(Source, Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등이 포함될 수 있다.
- [0073] 스캔 신호 감지 패드부(460)는 스캔 구동부(410)에서 출력되는 스캔 신호들을 감지하기 위한 패드들(pads)을 포함할 수 있다. 데이터 출력 감지부(470)는 제1 및 제2 데이터 구동부(420, 430)에서 출력되는 데이터 신호들을 통합(multiplex)하고, 이를 감지하기 위한 패드들(pads)을 포함할 수 있다.
- [0074] 인터페이스 패드부(480)는 외부 신호들을 입력하기 위한 패드들로서, RGB 인터페이스 패드부, LVDS(Low voltage differential signaling) 인터페이스 패드부, 및 SPI(Serial Peripheral Interface) 인터페이스 패드부 등을 포함할 수 있다.
- [0075] CMOS 백플레인(400)을 통한 마이크로 LED 패널(100)의 제어 동작을 간단히 살펴보면, 스캔 구동부(410)는, 이미지 데이터 제공 시, 모든 스캐닝 라인들을 스캐닝하면서 그 중 어느 하나 이상에 H(high) 신호를 입력하여 턴 온(turn on) 시킨다. 한편, 제1 및 제2 데이터 구동부(420, 430)에서 이미지 데이터를 복수의 데이터 라인들로 공급하면, 상기 스캐닝 라인에서 턴 온 상태에 놓인 마이크로 LED 픽셀들이 상기 이미지 데이터들을 통과시켜 해당 이미지 데이터가 마이크로 LED 패널(100)을 통해 표시되도록 한다. 이러한 방식으로 모든 스캐닝 라인이 순차적으로 스캐닝되면서 한 프레임(frame)에 대한 디스플레이가 완료된다.
- [0076] 이러한 CMOS 백플레인(400) 상에 마이크로 LED 패널(100)을 플립 칩 본딩(flip chip bonding)하여 마이크로 LED 디스플레이 장치를 형성할 수 있다.
- [0077] 도 8은 본 발명의 일 실시 예에 따른 CMOS 백플레인의 구조를 설명하는 도면이다.
- [0078] 도 8을 참조하면, 본 발명의 일 실시 예에 따른 CMOS 백플레인(또는 제1 타입의 CMOS 백플레인, 500)은, 마이크로 LED 패널(100, 200)과 서로 마주보도록 배치되며, 입력 영상 신호에 대응하여 상기 마이크로 LED 패널(100, 200)에 구비되는 복수의 마이크로 LED 픽셀들을 구동하는 기능을 수행할 수 있다.
- [0079] CMOS 백플레인(500)은 복수의 마이크로 LED 픽셀들을 개별 구동시키기 위한 복수의 CMOS 셀들을 구비하는 Active Matrix 회로부(505)와 상기 Active Matrix 회로부(505)의 외곽에 배치되는 제어 회로부(510~580)를 포함할 수 있다.
- [0080] Active Matrix 회로부(505)에 구비되는 복수의 CMOS 셀들 각각은 범프를 통해 대응되는 마이크로 LED 픽셀에 전기적으로 연결된다. CMOS 백플레인(500)은 마이크로 LED 패널(100, 200)의 제1 도전형 메탈층(160, 260)과 대응되는 위치에 형성된 공통 셀(미도시)을 포함하며, 제1 도전형 메탈층(160, 260)과 공통 셀은 범프를 통해 전기적으로 연결된다.
- [0081] 제어 회로부는 스캔 구동부(510), 제1 데이터 구동부(520), 제2 데이터 구동부(530), 감마 전압 생성부(540), 타이밍 제어부(550), 스캔 신호 감지 패드부(560), 데이터 출력 감지 패드부(570) 및 인터페이스 패드부(580) 등을 포함할 수 있다.
- [0082] 본 실시 예에서, 상기 제어 회로부를 구성하는 스캔 구동부(510), 제1 데이터 구동부(520), 제2 데이터 구동부(530), 감마 전압 생성부(540), 타이밍 제어부(550), 스캔 신호 감지 패드부(560), 데이터 출력 감지 패드부(570) 및 인터페이스 패드부(580)는 상술한 도 7의 스캔 구동부(410), 제1 데이터 구동부(420), 제2 데이터 구동부(430), 감마 전압 생성부(440), 타이밍 제어부(450), 스캔 신호 감지 패드부(460), 데이터 출력 감지 패드부(470) 및 인터페이스 패드부(480)와 동일하므로 이에 대한 자세한 설명은 생략하도록 한다.
- [0083] 한편, 도 7에 도시된 일반적인 CMOS 백플레인(400)과 달리, 본 실시 예에 따른 제어 회로부를 구성하는 회로들(510~580)은, Active Matrix 회로부(505)의 제1 면(즉, 좌 측면) 및 제2 면(즉, 하부면)에 인접한 영역들에만 배치될 수 있다. 이러한 경우, CMOS 백플레인(500)은 상기 회로들(510~580)이 배치된 영역에 대응하는 마이크로 LED 패널(100, 200) 상의 공통 전극(즉, n 전극)을 사용할 수 있다.
- [0084] 일 예로, 도면에 도시된 바와 같이, 스캔 구동부(510) 및 스캔 신호 감지 패드부(560)는 Active Matrix 회로부(505)의 좌측 영역에 배치될 수 있다. 좀 더 구체적으로, Active Matrix 회로부(505)의 바로 옆에 스캔 구동부(510)가 배치되고, 그 옆에 스캔 신호 감지 패드부(560)가 배치될 수 있다.

- [0085] 제1 및 제2 데이터 구동부(520, 530), 감마 전압 생성부(540), 데이터 출력 감지 패드부(570), 타이밍 제어부(550) 및 인터페이스 패드부(580)는 Active Matrix 회로부(505)의 하부 영역에 배치될 수 있다. 좀 더 구체적으로, Active Matrix 회로부(505)의 바로 밑에 데이터 출력 감지 패드부(570)가 배치되고, 그 밑에 제1 및 제2 데이터 구동부(520, 530)와 감마 전압 생성부(540)가 배치되며, 그 밑에 인터페이스 패드부(580)가 배치될 수 있다. 또한, 타이밍 제어부(550)는 데이터 출력 감지 패드부(570) 및 제1 데이터 구동부(520)의 인접 영역에 배치될 수 있다.
- [0086] 한편, Active Matrix 회로부(505)의 두 면에 인접하여 배치되는 회로들(510~580)의 배열 형태 및 세부 위치는 도면에 도시된 회로 배치에 의해 제한되지 않으며, 고객사의 요구 사항 또는 제조사의 설계 사항 등에 따라 그 위치가 조금씩 변경될 수 있음은 당업자에게 자명할 것이다.
- [0087] 이러한 CMOS 백플레인(500) 상에 마이크로 LED 패널(100, 200)을 플립 칩 본딩하여 제1 타입의 마이크로 LED 디스플레이 장치를 형성할 수 있다. 이때, 상기 제1 타입의 마이크로 LED 디스플레이 장치는 최대 1.22인치까지 제작 가능하다.
- [0088] 도 9는 본 발명의 다른 실시 예에 따른 CMOS 백플레인의 구조를 설명하는 도면이다.
- [0089] 도 9를 참조하면, 본 발명의 다른 실시 예에 따른 CMOS 백플레인(또는 제2 타입의 CMOS 백플레인, 600)은, 마이크로 LED 패널(100, 200)과 서로 마주보도록 배치되며, 입력 영상 신호에 대응하여 상기 마이크로 LED 패널(100, 200)에 구비되는 복수의 마이크로 LED 픽셀들을 구동하는 기능을 수행할 수 있다.
- [0090] CMOS 백플레인(600)은 복수의 마이크로 LED 픽셀들을 개별 구동시키기 위한 복수의 CMOS 셀들을 구비하는 Active Matrix 회로부(605)와 상기 Active Matrix 회로부(605)의 외곽에 배치되는 제어 회로부(610~680)를 포함할 수 있다.
- [0091] Active Matrix 회로부(605)에 구비되는 복수의 CMOS 셀들 각각은 범프를 통해 대응되는 마이크로 LED 픽셀에 전기적으로 연결된다. CMOS 백플레인(600)은 마이크로 LED 패널(100, 200)의 제1 도전형 메탈층(160, 260)과 대응되는 위치에 형성된 공통 셀(미도시)을 포함하며, 제1 도전형 메탈층(160, 260)과 공통 셀은 범프를 통해 전기적으로 연결된다.
- [0092] 제어 회로부는 스캔 구동부(610), 제1 데이터 구동부(620), 제2 데이터 구동부(630), 감마 전압 생성부(640), 타이밍 제어부(650), 스캔 신호 감지 패드부(660), 데이터 출력 감지 패드부(670) 및 인터페이스 패드부(680) 등을 포함할 수 있다.
- [0093] 본 실시 예에서, 상기 제어 회로부를 구성하는 스캔 구동부(610), 제1 데이터 구동부(620), 제2 데이터 구동부(630), 감마 전압 생성부(640), 타이밍 제어부(650), 스캔 신호 감지 패드부(660), 데이터 출력 감지 패드부(670) 및 인터페이스 패드부(680)는 상술한 도 7의 스캔 구동부(410), 제1 데이터 구동부(420), 제2 데이터 구동부(430), 감마 전압 생성부(440), 타이밍 제어부(450), 스캔 신호 감지 패드부(460), 데이터 출력 감지 패드부(470) 및 인터페이스 패드부(480)와 동일하므로 이에 대한 자세한 설명은 생략하도록 한다.
- [0094] 한편, 도 7에 도시된 일반적인 CMOS 백플레인(400)과 달리, 본 실시 예에 따른 제어 회로부를 구성하는 회로들(610~680)은, Active Matrix 회로부(605)의 제1 면(즉, 우 측면) 및 제2 면(즉, 하부면)에 인접한 영역들에만 배치될 수 있다. 이러한 경우, CMOS 백플레인(600)은 상기 회로들(610~680)이 배치된 영역에 대응하는 마이크로 LED 패널(100, 200) 상의 공통 전극(즉, n 전극)을 사용할 수 있다.
- [0095] 일 예로, 도면에 도시된 바와 같이, 스캔 구동부(610) 및 스캔 신호 감지 패드부(660)는 Active Matrix 회로부(605)의 우측 영역에 배치될 수 있다. 좀 더 구체적으로, Active Matrix 회로부(605)의 바로 옆에 스캔 구동부(610)가 배치되고, 그 옆에 스캔 신호 감지 패드부(660)가 배치될 수 있다.
- [0096] 제1 및 제2 데이터 구동부(620, 630), 감마 전압 생성부(640), 데이터 출력 감지 패드부(670), 타이밍 제어부(650) 및 인터페이스 패드부(680)는 Active Matrix 회로부(605)의 하부 영역에 배치될 수 있다. 좀 더 구체적으로, Active Matrix 회로부(605)의 바로 밑에 데이터 출력 감지 패드부(670)가 배치되고, 그 밑에 제1 및 제2 데이터 구동부(620, 630)와 감마 전압 생성부(640)가 배치되며, 그 밑에 인터페이스 패드부(680)가 배치될 수 있다. 또한, 타이밍 제어부(650)는 데이터 출력 감지 패드부(670) 및 제1 데이터 구동부(620)의 인접 영역에 배치될 수 있다.
- [0097] 한편, Active Matrix 회로부(605)의 두 면에 인접하여 배치되는 회로들(610~680)의 배열 형태 및 세부 위치는 도면에 도시된 회로 배치에 의해 제한되지 않으며, 고객사의 요구 사항 또는 제조사의 설계 사항 등에 따라 그

위치가 조금씩 변경될 수 있음은 당업자에게 자명할 것이다.

- [0098] 이러한 CMOS 백플레인(600) 상에 마이크로 LED 패널(100, 200)을 플립 칩 본딩하여 제2 타입의 마이크로 LED 디스플레이 장치를 형성할 수 있다. 이때, 상기 제2 타입의 마이크로 LED 디스플레이 장치는 최대 1.22인치까지 제작 가능하다.
- [0099] 제1 타입의 마이크로 LED 디스플레이 장치와 제2 타입의 마이크로 LED 디스플레이 장치는, 동일한 제조 공정 상에서 좌/우 위치만 변경하면 되므로 별도의 추가 공정이 필요 없고, 구동 소프트웨어도 상/하/좌/우/ 대칭 옵션을 통해 단일 소프트웨어 개발로 적용 가능하다. 이러한 제1 타입의 마이크로 LED 디스플레이 장치와 제2 타입의 마이크로 LED 디스플레이 장치를 조합하여 디스플레이 크기를 확장할 수 있다.
- [0100] 도 10은 본 발명의 일 실시 예에 따른 마이크로 LED 디스플레이 장치를 설명하는 도면이다.
- [0101] 도 10을 참조하면, 본 발명의 일 실시 예에 따른 마이크로 LED 디스플레이 장치(1000)는 마이크로 LED 패널(200), 제1 타입의 CMOS 백플레인(500), 및 범프들(1010)을 포함한다. 이때, 제1 타입의 CMOS 백플레인(500)은 Active Matrix 회로부(505)와, 상기 Active Matrix 회로부(505)의 좌 측면 및 하부 면에 인접한 영역에 배치되는 제어 회로부(510~580)를 포함할 수 있다.
- [0102] 마이크로 LED 패널(200)은 복수의 마이크로 LED 픽셀들(280)을 포함하고, CMOS 백플레인(500)은, 복수의 마이크로 LED 픽셀들 각각을 개별 구동시키기 위해 마이크로 LED 픽셀들 각각에 대응하는 복수 개의 CMOS 셀들(501)을 포함한다. 이때, 마이크로 LED 패널(200)의 픽셀 영역은 CMOS 백플레인(500)의 AM 영역과 대응될 수 있다.
- [0103] 범프들(1010)은, 마이크로 LED 픽셀들(280)과 CMOS 셀들(501)이 마주하도록 배치된 상태에서, 마이크로 LED 픽셀들(280) 각각과 이들 각각에 대응하는 CMOS 셀들(501)이 전기적으로 연결되도록 한다.
- [0104] 이러한 마이크로 LED 디스플레이 장치(1000)의 제조 공정을 간단히 살펴보면, 먼저 복수의 범프들(1010)을 CMOS 백플레인(500)의 CMOS 셀들(501)과 공통 셀(502)의 상부에 배치한다. 그리고, 상기 복수의 범프들(1010)이 배치된 상태의 CMOS 백플레인(500)과 마이크로 LED 패널(200)을 서로 마주보게 하여 CMOS 셀들(501)과 마이크로 LED 픽셀들(280)을 일대일 대응시켜 밀착시킨 후 가열한다. 그러면, 상기 복수의 범프들(1010)이 녹게 되고, 그에 따라 CMOS 셀들(501)과 그에 대응하는 마이크로 LED 픽셀들(280)이 전기적으로 연결되고, 공통 셀(502)과 그에 대응하는 마이크로 LED 패널(200)의 공통 전극(260)이 전기적으로 연결되는 상태가 된다.
- [0105] 한편, 본 실시 예에서는, 도 4의 마이크로 LED 패널(200)이 마이크로 LED 디스플레이 장치(1000)에 사용되는 것을 예시하고 있으나 이에 제한되지는 않으며, 상술한 도 1의 마이크로 LED 패널(100)이 마이크로 LED 디스플레이 장치(1000)에 사용될 수 있음은 당업자에게 자명할 것이다.
- [0107] 도 11은 본 발명의 다른 실시 예에 따른 마이크로 LED 디스플레이 장치를 설명하는 도면이다.
- [0108] 도 11을 참조하면, 본 발명의 다른 실시 예에 따른 마이크로 LED 디스플레이 장치(1100)는 마이크로 LED 패널(200), 제2 타입의 CMOS 백플레인(600), 및 범프들(1110)을 포함한다. 이때, 제2 타입의 CMOS 백플레인(600)은 Active Matrix 회로부(605)와, 상기 Active Matrix 회로부(605)의 우 측면 및 하부 면에 인접한 영역에 배치되는 제어 회로부(610~680)를 포함할 수 있다.
- [0109] 마이크로 LED 패널(200)은 복수의 마이크로 LED 픽셀들(280)을 포함하고, CMOS 백플레인(600)은, 복수의 마이크로 LED 픽셀들 각각을 개별 구동시키기 위해 마이크로 LED 픽셀들 각각에 대응하는 복수 개의 CMOS 셀들(601)을 포함한다. 그리고, 범프들(1110)은, 마이크로 LED 픽셀들(280)과 CMOS 셀들(601)이 마주하도록 배치된 상태에서, 마이크로 LED 픽셀들(280) 각각과 이들 각각에 대응하는 CMOS 셀들(601)이 전기적으로 연결되도록 한다.
- [0110] 이러한 마이크로 LED 디스플레이 장치(1100)의 제조 공정을 간단히 살펴보면, 먼저 복수의 범프들(1110)을 CMOS 백플레인(600)의 CMOS 셀들(601)과 공통 셀(602)의 상부에 배치한다. 그리고, 상기 복수의 범프들(1110)이 배치된 상태의 CMOS 백플레인(600)과 마이크로 LED 패널(200)을 서로 마주보게 하여 CMOS 셀들(601)과 마이크로 LED 픽셀들(280)을 일대일 대응시켜 밀착시킨 후 가열한다. 그러면, 상기 복수의 범프들(1110)이 녹게 되고, 그에 따라 CMOS 셀들(601)과 그에 대응하는 마이크로 LED 픽셀들(280)이 전기적으로 연결되고, 공통 셀(602)과 그에 대응하는 마이크로 LED 패널(200)의 공통 전극(260)이 전기적으로 연결되는 상태가 된다.
- [0111] 마찬가지로, 본 실시 예에서는, 도 4의 마이크로 LED 패널(200)이 마이크로 LED 디스플레이 장치(1100)에 사용

되는 것을 예시하고 있으나 이에 제한되지는 않으며, 상술한 도 1의 마이크로 LED 패널(100)이 마이크로 LED 디스플레이 장치(1100)에 사용될 수 있음은 당업자에게 자명할 것이다.

[0112] 도 12는 디스플레이 크기를 수평 방향으로 두 배 확장한 마이크로 LED 디스플레이 장치를 설명하는 도면이다.

[0113] 도 12를 참조하면, 제1 타입의 마이크로 LED 디스플레이 장치(1000)와 제2 타입의 마이크로 LED 디스플레이 장치(1100)를 가로 방향(또는 수평 방향)으로 배치하여 디스플레이 크기를 두 배로 확장한 마이크로 LED 디스플레이 장치(10)를 구현할 수 있다.

[0114] 상기 확장된 마이크로 LED 디스플레이 장치(10)는, 제1 타입의 마이크로 LED 디스플레이 장치(1000)의 제1 표시 영역(또는 제1 표시 패널)과 제2 타입의 마이크로 LED 디스플레이 장치(1100)의 제2 표시 영역(또는 제2 표시 패널)이 서로 마주보도록 구성될 수 있다. 이때, 제1 표시 영역과 제2 표시 영역 사이의 간격이 최소화되도록 구성될 수 있다.

[0115] 일 예로, 제1 표시 영역과 제2 표시 영역 사이의 간격(또는 거리, d)은 아래 수학적 식 1을 통해 결정될 수 있다.

수학적 식 1

$$d = 40 + 2\alpha + \beta$$

[0116]

[0117] 여기서, 40(mm)은 제1 CMOS 백플레인의 가장자리 영역 길이(20mm)와 제2 CMOS 백플레인의 가장자리 영역 길이(20mm)를 합산한 값이고, α (mm)는 Sawing 오차이며, β (mm)는 모듈 조립 마진이다.

[0118] 도 4 및 도 5에 도시된 바와 같이, 제1 표시 영역과 제2 표시 영역 사이의 연결 부분에 공통 전극(즉, n 전극)이 형성되지 않은 경우, 제1 표시 영역의 가장자리 픽셀과 제2 표시 영역의 가장자리 픽셀 사이의 간격이 픽셀 피치(pixel pitch)에 대응하도록 구성될 수 있다. 상기 픽셀과 픽셀 사이의 간격(gap)이 픽셀 피치보다 큰 경우, 광학계를 이용하여 인간의 시각으로 인지할 수 없는 수 마이크로 미터(μ m) 크기로 갭을 최소화할 수 있다.

[0119] 한편, 도 1 및 도 2에 도시된 바와 같이, 제1 표시 영역과 제2 표시 영역 사이의 연결 부분에 공통 전극(즉, n 전극)이 형성된 경우, 상기 공통 전극을 제외한 연결 부분의 간격(gap)이 픽셀 피치에 대응하도록 구성될 수 있다. 마찬가지로, 상기 연결 부분의 간격(gap)이 픽셀 피치보다 큰 경우, 광학계를 이용하여 인간의 시각으로 인지할 수 없는 수 마이크로 미터(μ m) 크기로 갭을 최소화할 수 있다.

[0120] 이처럼, 제1 타입의 마이크로 LED 디스플레이 장치(1000)와 제2 타입의 마이크로 LED 디스플레이 장치(1100)를 수평 방향으로 결합하여 디스플레이의 크기를 2배로 확장할 수 있다.

[0121] 도 13은 디스플레이 크기를 수직 방향으로 두 배 확장한 마이크로 LED 디스플레이 장치를 설명하는 도면이다.

[0122] 도 13을 참조하면, 제1 타입의 마이크로 LED 디스플레이 장치(1000)와 제2 타입의 마이크로 LED 디스플레이 장치(1100)를 세로 방향(또는 수직 방향)으로 배치하여 디스플레이 크기를 두 배로 확장한 마이크로 LED 디스플레이 장치(20)를 구현할 수 있다.

[0123] 상기 확장된 마이크로 LED 디스플레이 장치(20)는, 제1 타입의 마이크로 LED 디스플레이 장치(1000)의 제1 표시 영역과 제2 타입의 마이크로 LED 디스플레이 장치(1100)의 제2 표시 영역이 서로 마주보도록 구성될 수 있다. 이때, 제1 표시 영역과 제2 표시 영역 사이의 간격이 최소화되도록 구성될 수 있다. 일 예로, 제1 표시 영역과 제2 표시 영역 사이의 간격(d)은 상기 수학적 식 1을 통해 결정될 수 있다.

[0124] 도 4 및 도 5에 도시된 바와 같이, 제1 표시 영역과 제2 표시 영역 사이의 연결 부분에 공통 전극(즉, n 전극)이 형성되지 않은 경우, 제1 표시 영역의 가장자리 픽셀과 제2 표시 영역의 가장자리 픽셀 사이의 간격이 픽셀 피치에 대응하도록 구성될 수 있다. 한편, 도 1 및 도 2에 도시된 바와 같이, 제1 표시 영역과 제2 표시 영역 사이의 연결 부분에 공통 전극(즉, n 전극)이 형성된 경우, 상기 공통 전극을 제외한 연결 부분의 간격(gap)이 픽셀 피치에 대응하도록 구성될 수 있다.

[0125] 이처럼, 제1 타입의 마이크로 LED 디스플레이 장치(1000)와 제2 타입의 마이크로 LED 디스플레이 장치(1100)를 수직 방향으로 결합하여 디스플레이의 크기를 2배로 확장할 수 있다.

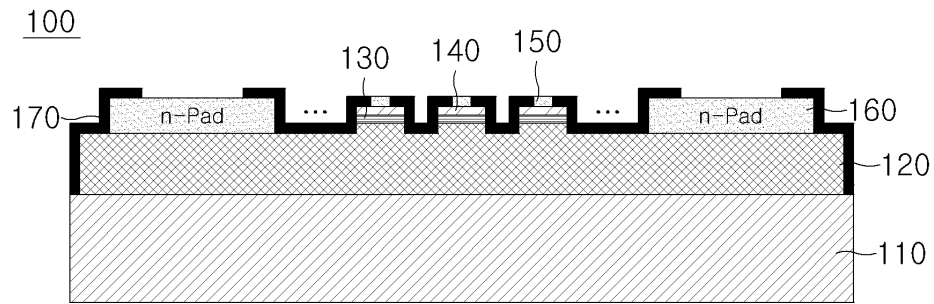
- [0126] 도 14는 디스플레이 크기를 네 배로 확장한 마이크로 LED 디스플레이 장치를 설명하는 도면이다.
- [0127] 도 14를 참조하면, 두 개의 제1 타입 마이크로 LED 디스플레이 장치(1000)와 두 개의 제2 타입 마이크로 LED 디스플레이 장치(1100)를 매트릭스 형태로 배열하여 디스플레이 크기를 4 배로 확장한 마이크로 LED 디스플레이 장치(30)를 구현할 수 있다.
- [0128] 상기 매트릭스 배열 구조에서, 제1 타입의 마이크로 LED 디스플레이 장치(1000)는 상기 확장된 마이크로 LED 디스플레이 장치(30)의 제1 대각선 방향에 위치할 수 있고, 제2 타입의 마이크로 LED 디스플레이 장치(1100)는 상기 확장된 마이크로 LED 디스플레이 장치(30)의 제2 대각선 방향에 위치할 수 있다.
- [0129] 제1 대각선 방향에 위치하는 제1 타입 마이크로 LED 디스플레이 장치들(1000) 중 어느 하나는 동일 타입의 다른 마이크로 LED 디스플레이 장치(1000)를 180도 회전하여 배치될 수 있다. 또한, 제2 대각선 방향에 위치하는 제2 타입 마이크로 LED 디스플레이 장치들(1100) 중 어느 하나는 동일 타입의 다른 마이크로 LED 디스플레이 장치(1100)를 180도 회전하여 배치될 수 있다.
- [0130] 상기 확장된 마이크로 LED 모듈(30)은, 제1 타입 마이크로 LED 모듈(1000)의 제1 표시 영역들과 제2 타입 마이크로 LED 모듈(1100)의 제2 표시 영역들이 서로 마주보도록 구성될 수 있다. 이때, 제1 표시 영역과 제2 표시 영역 사이의 간격이 최소화되도록 구성될 수 있다. 일 예로, 제1 표시 영역과 제2 표시 영역 사이의 간격(d)은 상기 수학적 식 1을 통해 결정될 수 있다.
- [0131] 도 4 및 도 5에 도시된 바와 같이, 제1 표시 영역과 제2 표시 영역 사이의 연결 부분에 공통 전극(즉, n 전극)이 형성되지 않은 경우, 제1 표시 영역의 가장자리 픽셀과 제2 표시 영역의 가장자리 픽셀 사이의 간격(gap)이 픽셀 피치에 대응하도록 구성될 수 있다. 한편, 도 1 및 도 2에 도시된 바와 같이, 제1 표시 영역과 제2 표시 영역 사이의 연결 부분에 공통 전극(즉, n 전극)이 형성된 경우, 상기 공통 전극을 제외한 연결 부분의 간격(gap)이 픽셀 피치에 대응하도록 구성될 수 있다.
- [0132] 이처럼, 제1 타입 마이크로 LED 디스플레이 장치들(1000)과 제2 타입 마이크로 LED 디스플레이 장치들(1100)의 방향 전환 및 조합을 통해 디스플레이의 크기를 4배로 확장할 수 있다.
- [0133] 한편 이상에서는 본 발명의 구체적인 실시 예에 관해 설명하였으나, 본 발명의 범위에서 벗어나지 않는 한도 내에서 여러 가지 변형이 가능함은 물론이다. 그러므로 본 발명의 범위는 설명된 실시 예에 국한되지 않으며, 후술 되는 특허청구범위뿐만 아니라 이 특허청구범위와 균등한 것들에 의해 정해져야 한다.

부호의 설명

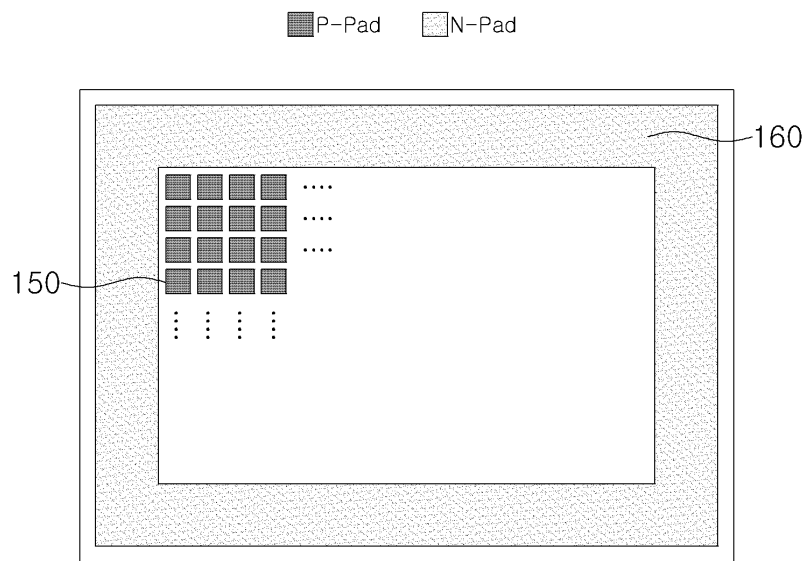
- [0134]
- | | |
|---------------------------------------|---------------------|
| 100/200: 마이크로 LED 패널 | 110/210: 성장 기관 |
| 120/220: 제1 도전형 반도체층 | 130/230: 활성층 |
| 140/240: 제2 도전형 반도체층 | 150/250: 제2 도전형 메탈층 |
| 160/260: 제1 도전형 메탈층 | 170/270: 패시베이션 층 |
| 400/500/600: CMOS 백플레인 | |
| 1000/1100/10/20/30: 마이크로 LED 디스플레이 장치 | |

도면

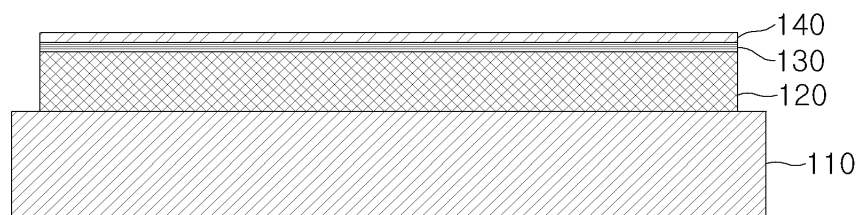
도면1



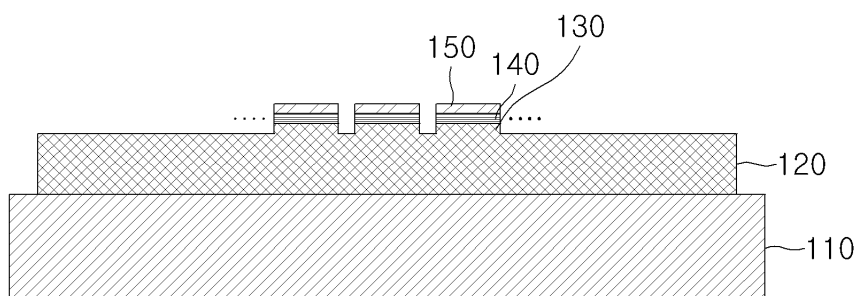
도면2



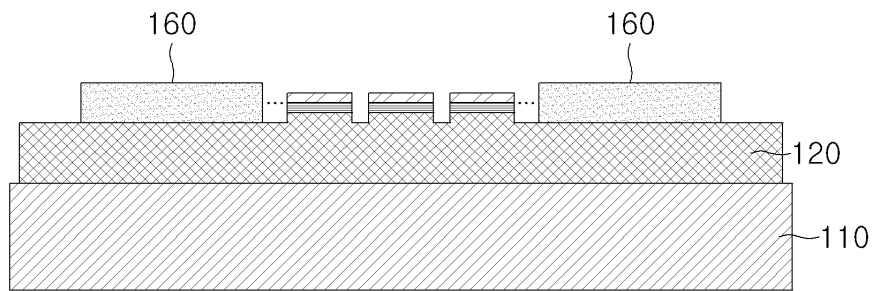
도면3a



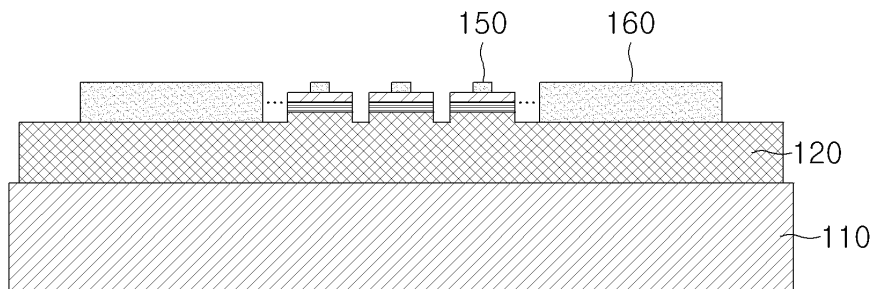
도면3b



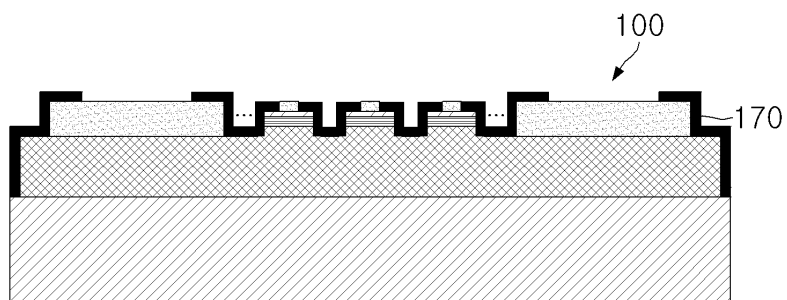
도면3c



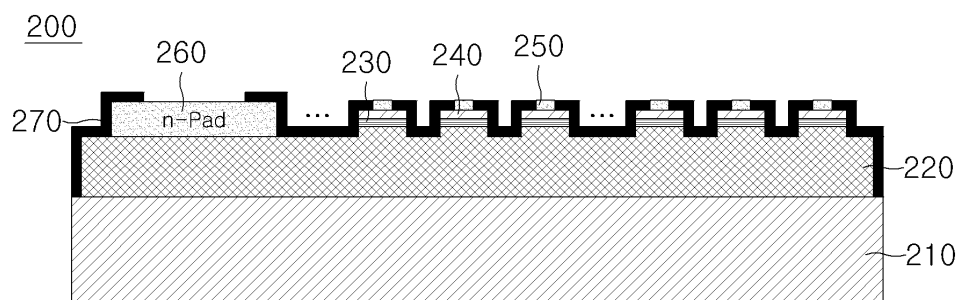
도면3d



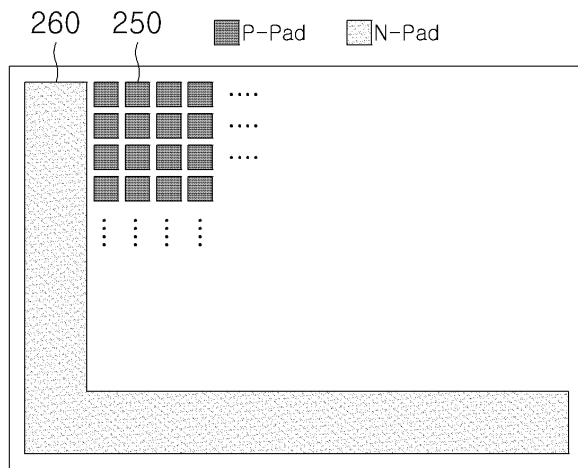
도면3e



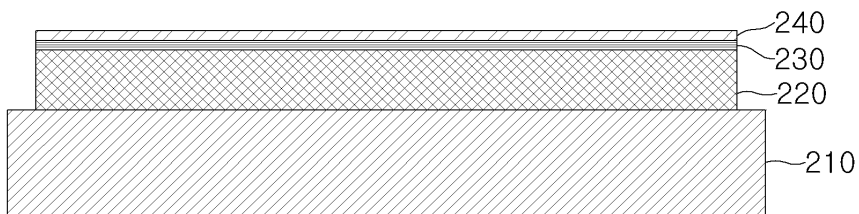
도면4



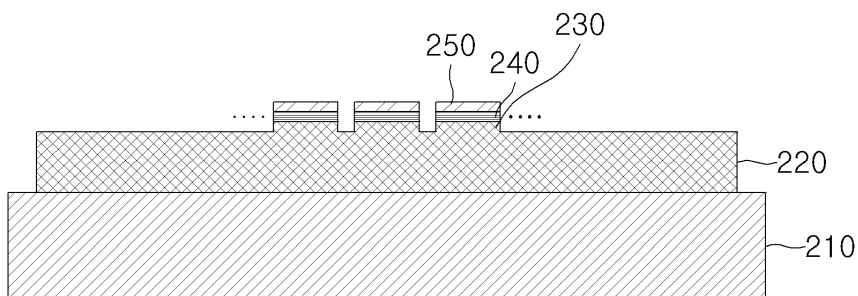
도면5



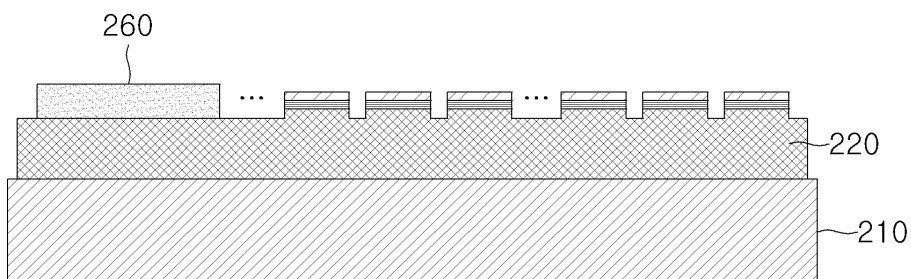
도면6a



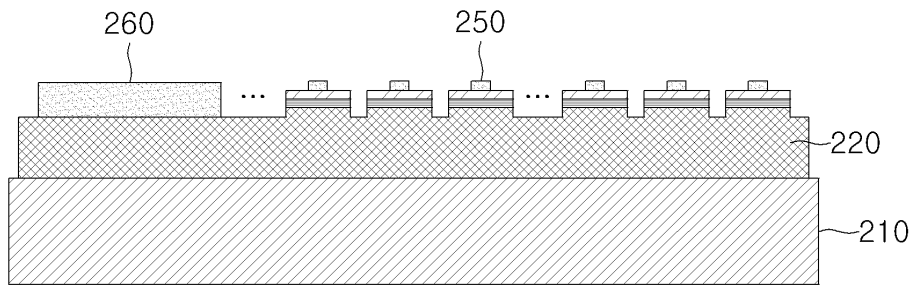
도면6b



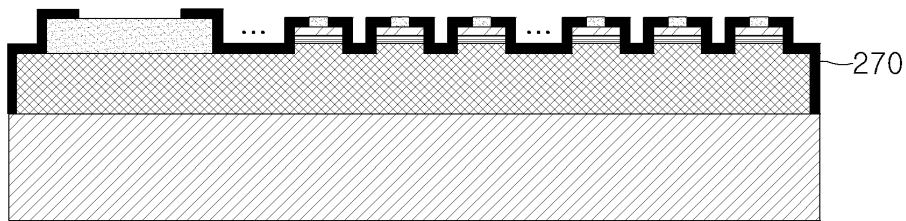
도면6c



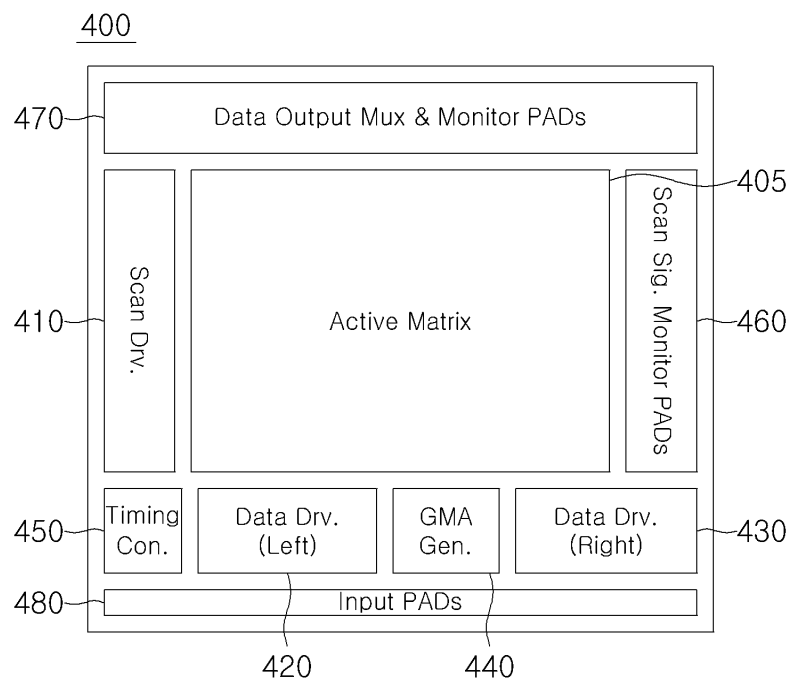
도면6d



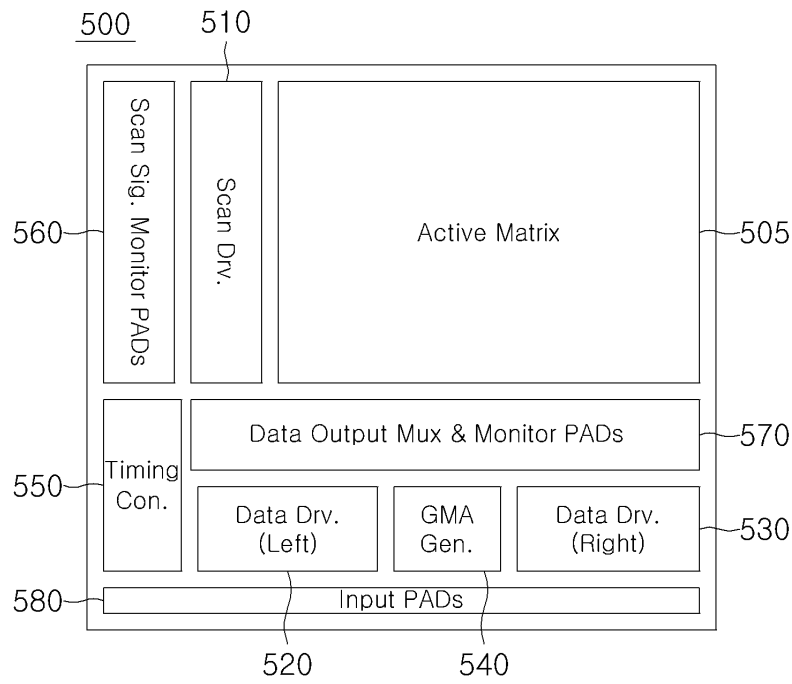
도면6e



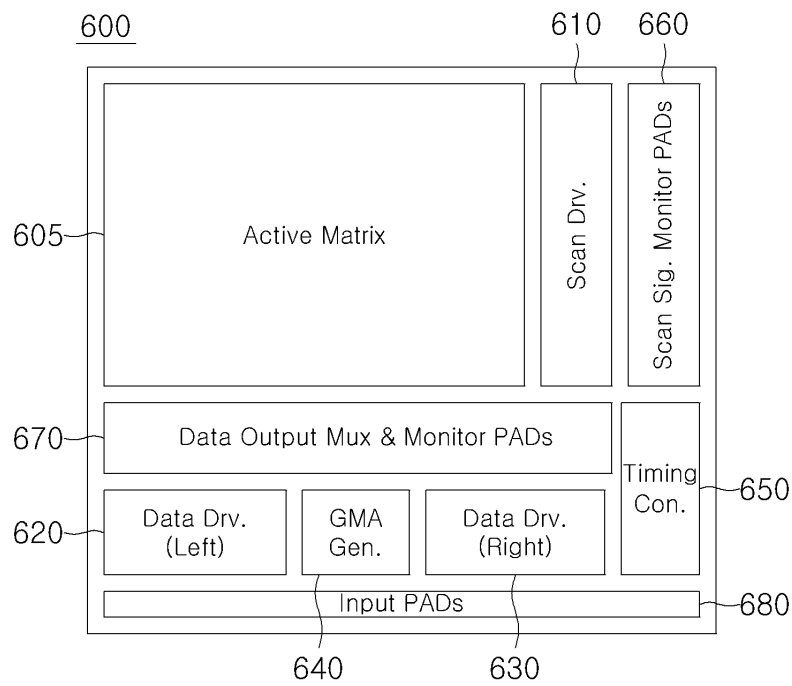
도면7



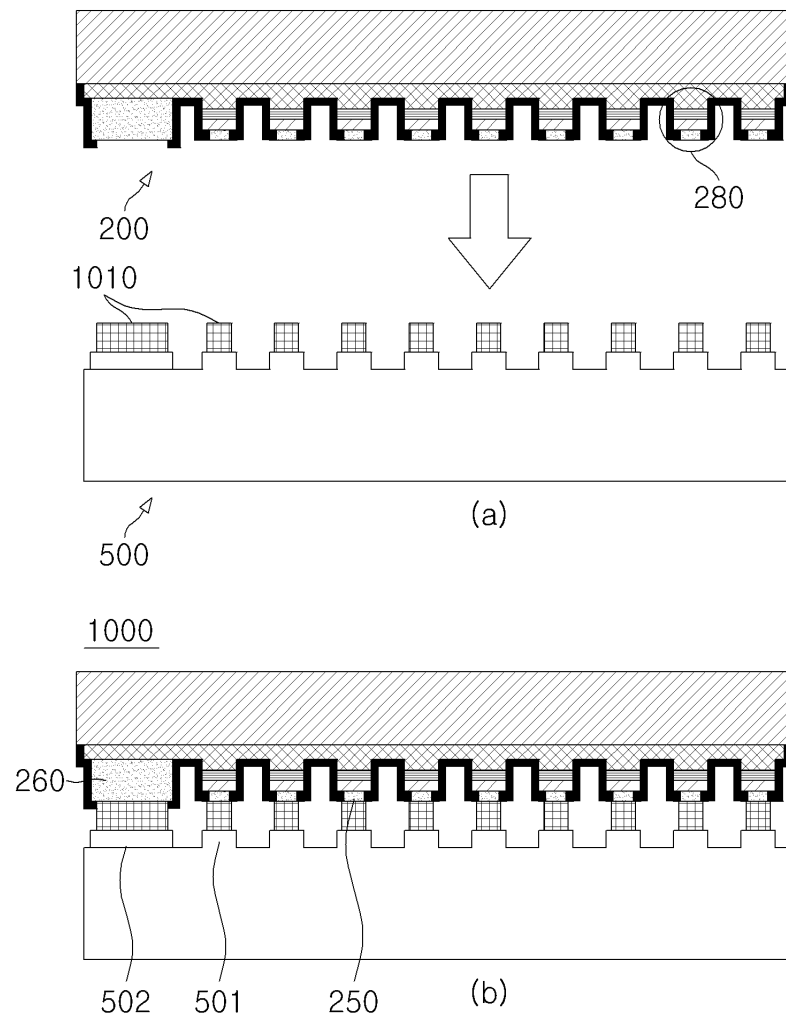
도면8



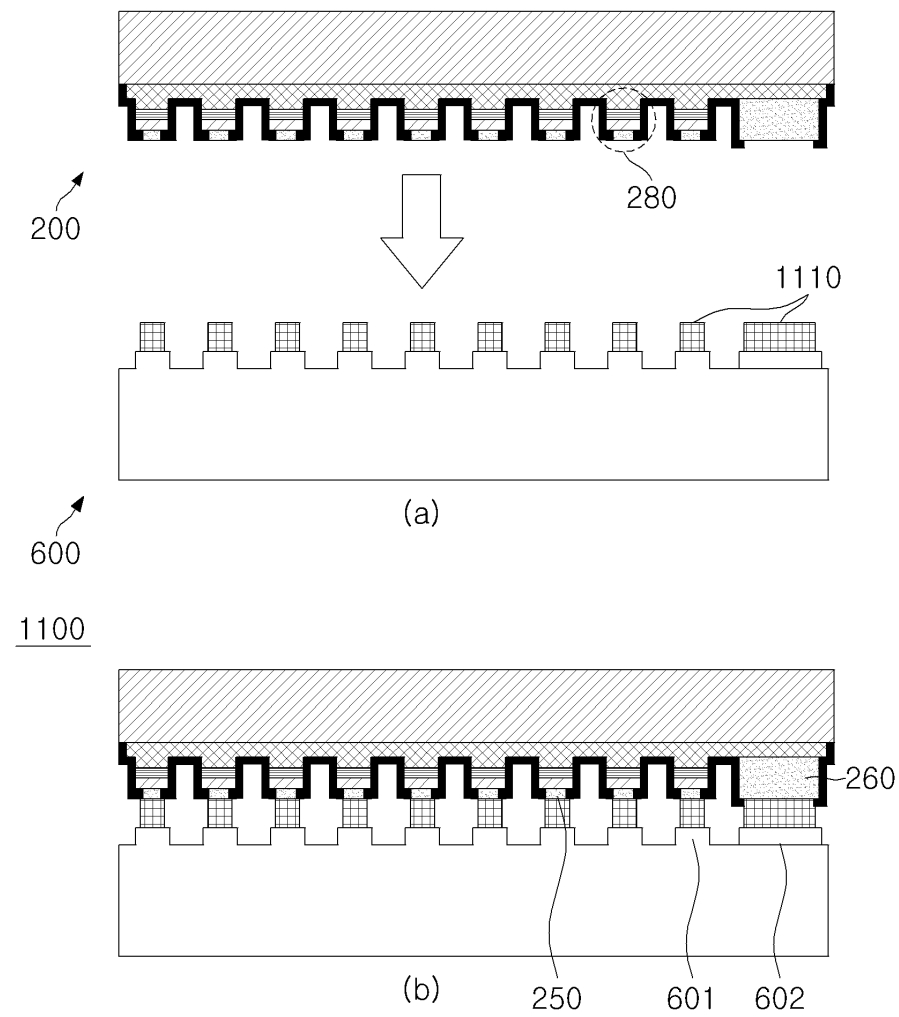
도면9



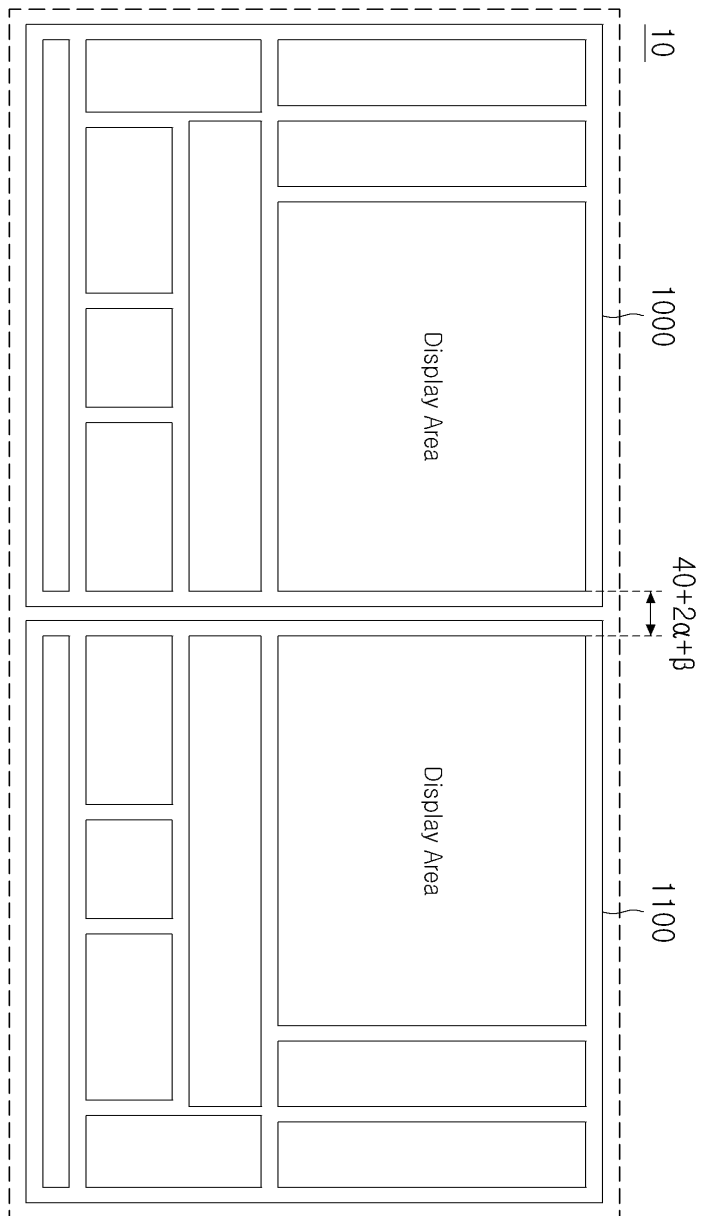
도면10



도면11

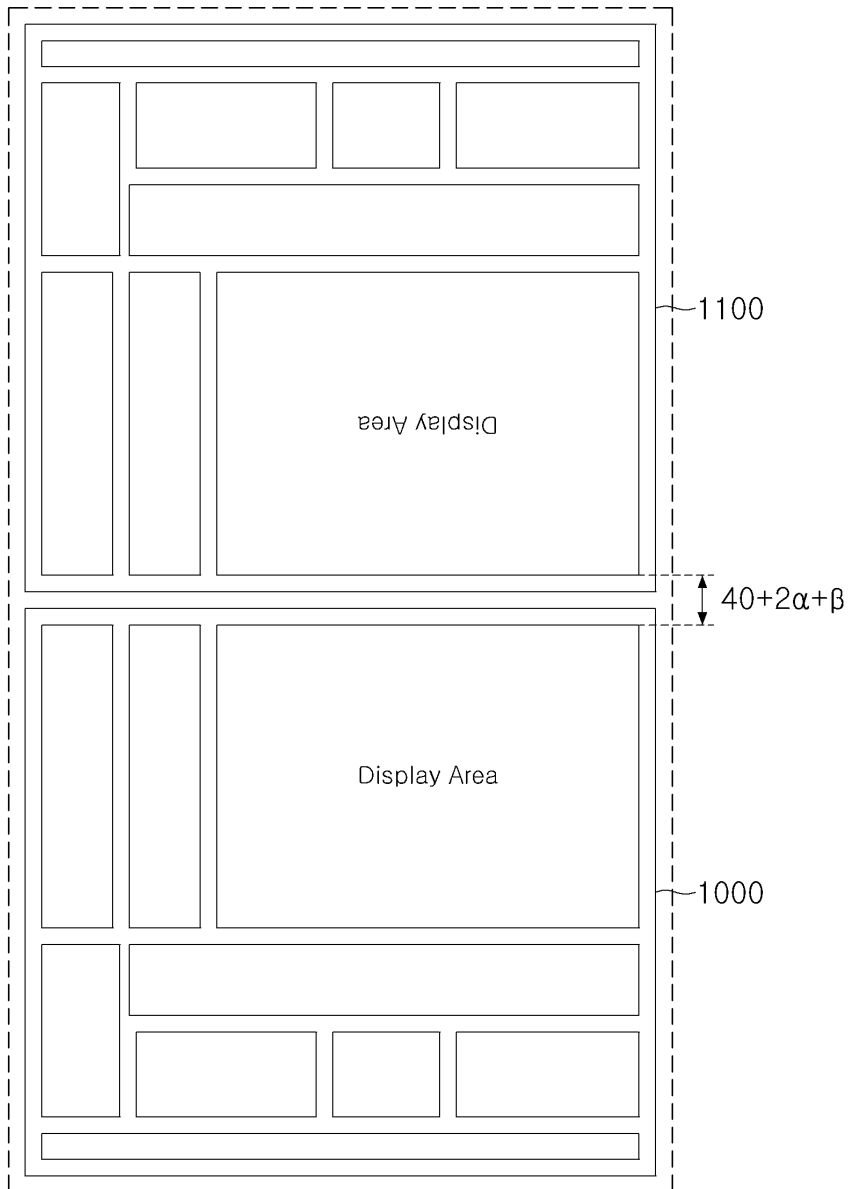


도면12

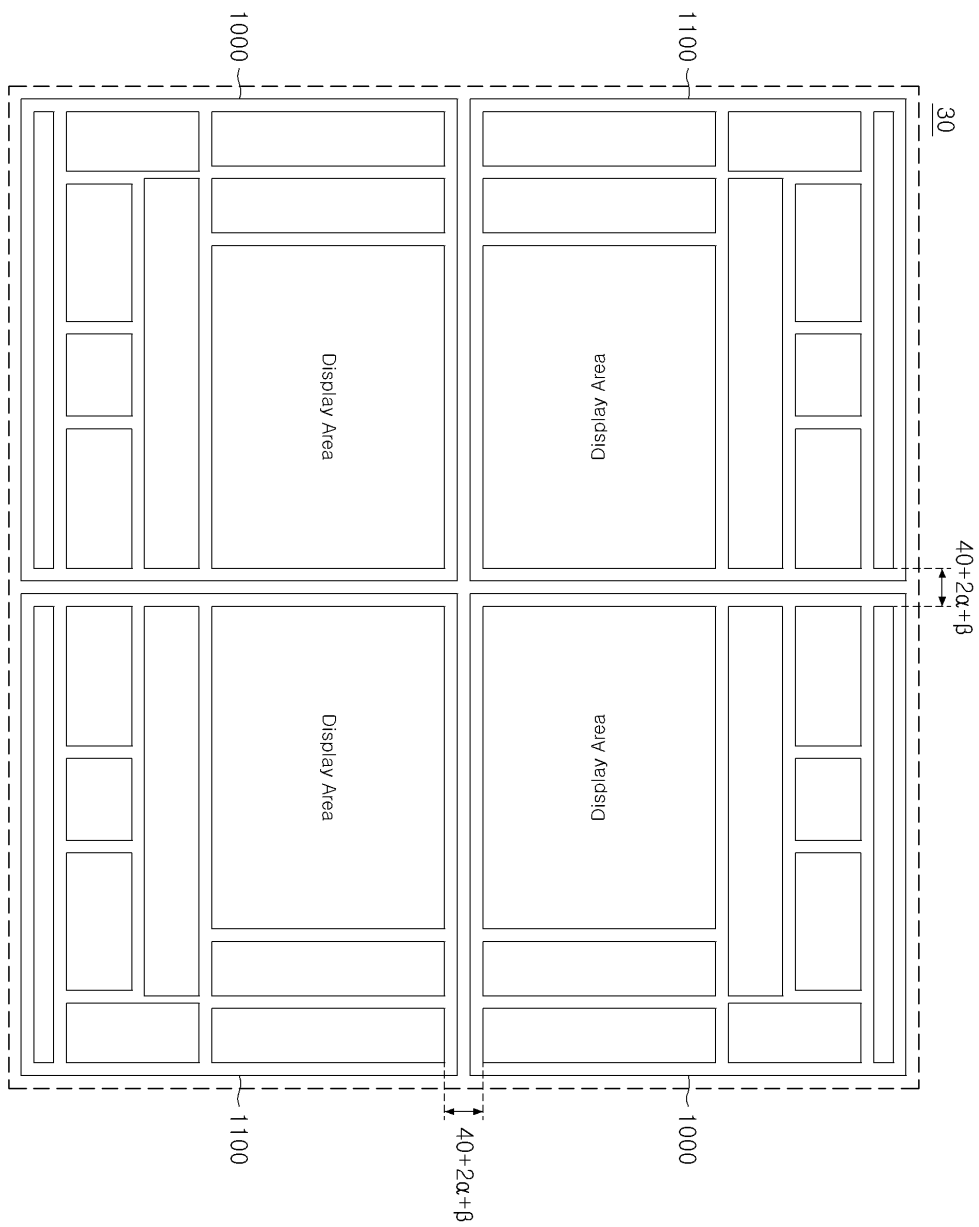


도면13

20



도면14



专利名称(译)	微型LED显示装置及其制造方法		
公开(公告)号	KR1020180119273A	公开(公告)日	2018-11-02
申请号	KR1020170052792	申请日	2017-04-25
申请(专利权)人(译)	流明公司		
[标]发明人	KIM DAE WON 김대원 YOON SEONG BOK 윤성복 KIM YONG PIL 김용필 MOON MYUNG JI 문명지 CHANG HAN BEET 장한빛 PARK JAE SOON 박재순		
发明人	김대원 윤성복 김용필 문명지 장한빛 박재순		
IPC分类号	G09G3/32 H01L27/15		
CPC分类号	G09G3/32 H01L27/156 H01L24/16 H01L25/167 H01L2224/16148 H01L2924/12041 H01L2924/1426 H01L25/162 H01L25/18 H01L27/1214		
外部链接	Espacenet		

摘要(译)

本发明涉及用于实现各种尺寸显示器的拼图式微光发射二极管显示装置，以及包括AM（有源矩阵）电路的微型LED驱动基板（背板），以及放置在AM外部的控制CPU该电路配备有微型LED面板，并且包括与多个微LED像素对应的多个CMOS，并且控制CPU位于微型LED面板的四个侧面中，位于2页中。对于微型LED面板，多个微LED像素排列成列和行。

